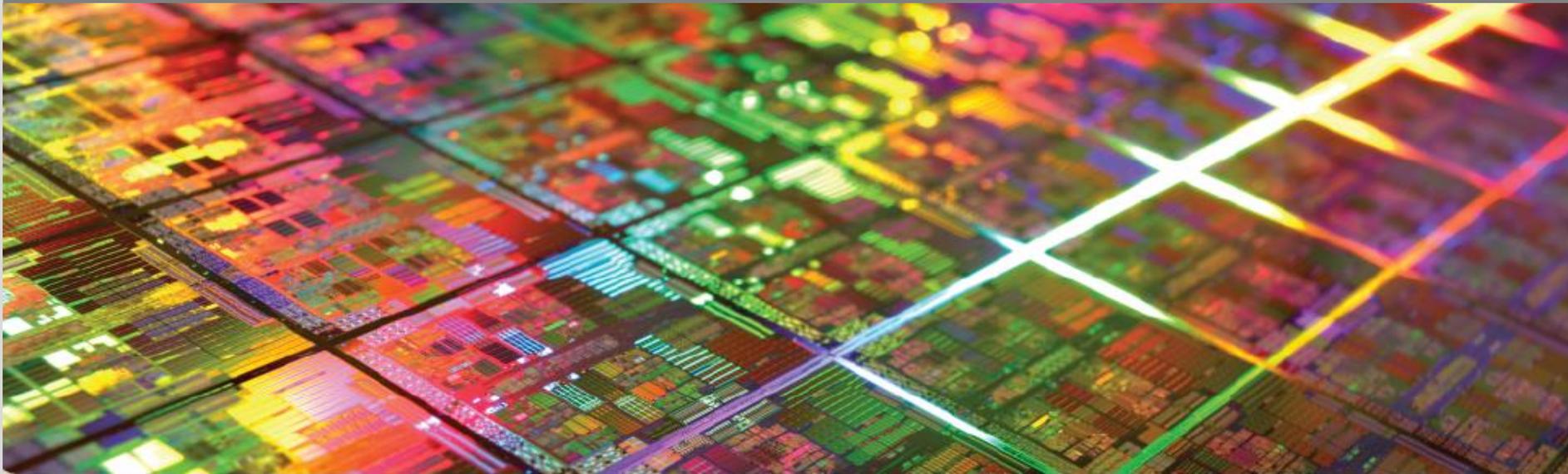


Rechnerstrukturen

Vorlesung im Sommersemester 2015

Prof. Dr. Wolfgang Karl

Fakultät für Informatik – Lehrstuhl für Rechnerarchitektur und Parallelverarbeitung



Vorlesung Rechnerstrukturen

Kapitel 1: Grundlagen

- 1.1 Einführung, Begriffsklärung
- 1.2 Entwurf von Rechenanlagen – Entwurfsfragen
- 1.3 Einführung in den Entwurf eingebetteter Systeme
- 1.4 Energieeffizienter Entwurf – Grundlagen
- 1.5 Bewertung der Leistungsfähigkeit eines Rechners

Bewertung der Leistungsfähigkeit

Ziele

- Auswahl der Rechenanlage
- Veränderung der Konfiguration einer bestehenden Anlage
- Entwurf von Anlagen

Bewertung der Leistungsfähigkeit

Was heißt es: Ein Rechner ist schneller als ein anderer Rechner?

■ Der Benutzer eines Arbeitsplatzrechners:

- „Ein Rechner A ist schneller als ein Rechner B, wenn ein Programm auf A weniger Zeit benötigt.“
- Reduzierung der **Antwortzeit (response time)** oder **Ausführungszeit (execution time)**, **Latenz**
 - Zeit zwischen dem Beginn und dem Ende eines Ereignisses, einer Aufgabe
- A ist n-mal schneller als B:

$$\frac{\text{Ausführungszeit (B)}}{\text{Ausführungszeit (A)}} = n$$

Bewertung der Leistungsfähigkeit

Was heißt es: Ein Rechner ist schneller als ein anderer Rechner?

■ Der Rechenzentrumsleiter:

- „Ein Rechner A ist schneller als ein Rechner B, wenn A in einer Stunde mehr Aufträge (Jobs) erledigt.“
- Erhöhung des **Durchsatzes (throughput)**
 - Anzahl der ausgeführten Aufgaben in einem gegebenen Zeitintervall
 - Durchsatz von A ist m-mal höher als der von B:
 - Die Anzahl der erledigten Aufgaben auf A ist m-mal die Anzahl der erledigten Aufgaben auf B.
- Spielt eine wichtige Rolle bei der Bewertung von Multicore

Bewertung der Leistungsfähigkeit

Definitionen:

- **Ausführungszeit (execution time)**

- **Wall-clock time, response time, elapsed time**
 - Latenzzeit für die Ausführung einer Aufgabe
 - Schließt den Speicher- und Plattenzugriff, Ein-/ Ausgabe etc. mit ein.

- **CPU Time**
 - Zeit, in der die CPU arbeitet
 - User CPU Time: Zeit, in der die CPU ein Programm ausführt
 - System CPU Time: Zeit, in der die CPU Betriebssystemaufgaben ausführt, die von einem Programm angefordert werden

- **Beispiel: UNIX time Kommando:**
 - 90.7u, 12.9s, 2:39 65%
 - % CPU time an der Elapsed time: $(90.7s + 12.9s) / 159s = 0.65$

Bewertung der Leistungsfähigkeit

Verfahren

- Auswertung von Hardwaremaßen und Parametern
- Laufzeitmessungen bestehender Programme
- Messungen während des Betriebs von Anlagen
- Modelltheoretische Verfahren

Bewertung der Leistungsfähigkeit

Einfache Hardwaremaße

■ Gleichung für die Leistung der CPU

- Der Rechner läuft mit fester Taktrate, angegeben durch
 - Dauer eines Taktzyklus (z. B. 1ns)
 - Taktfrequenz (z. B. 1 GHz)
- Die CPU-Zeit einer Programmausführung kann dargestellt werden mit

$$T_{\text{exe}} = IC \times CPI \times TC$$

T_{exe} : CPU-Zeit

IC: Anzahl der ausgeführten Befehle (instruction count)

CPI: Anzahl der Zyklen pro Instruction (cycles per instruction)

T_C : Zykluszeit (machine cycle time)

Bewertung der Leistungsfähigkeit

Einfache Hardwaremaße

■ Gleichung für die Leistung der CPU

- Einführung der Maßzahl CPI (clock cycles per instruction): Mittlere Anzahl der Taktzyklen pro Befehl

$$CPI = T_{\text{exe}} / (IC \times TC)$$

- Direkte Abschätzung des CPI-Wertes schwierig wegen der Komplexität heutiger Prozessoren und der Cache-Hierarchie
 - Hängt vom Kontext ab, in der eine Instruktion ausgeführt wird
-
- Einführung der Maßzahl IPC (instructions per cycle):

$$IPC = 1 / CPI$$

Bewertung der Leistungsfähigkeit

Einfache Hardwaremaße

■ Maßzahlen für die Operationsgeschwindigkeit

- **MIPS** (Millions of Instructions Per Second):

$$\text{MIPS} = \frac{\text{Anzahl der ausgeführten Instruktionen}}{10^6 \times \text{Ausführungszeit}}$$

- **MFLOPS** (Millions of Floatingpointoperations Per Second):

$$\text{MFLOPS} = \frac{\text{Anzahl der ausgeführten Gleitkommaoperationen}}{10^6 \times \text{Ausführungszeit}}$$

Bewertung der Leistungsfähigkeit

Einfache Hardwaremaße

■ Maßzahlen für die Operationsgeschwindigkeit

■ Probleme

- Abhängigkeit von ISA und ausgeführter Befehlssequenz
 - Vergleich von Rechnern mit unterschiedlicher ISA
- Unterschiedliche MIPS/MFLOPS-Zahlen bei verschiedenen Programmen
- MIPS kann umgekehrt zur tatsächlichen Rechenleistung variieren
 - Beispiel: Gleitkommarechnung in Hardware bzw. mit Software-Routinen
- MIPS/MFLOPS Angaben von Herstellern oft nur best-case-Annahme: theoretische Maximalleistung

Bewertung der Leistungsfähigkeit

Einfache Hardwaremaße

■ Zusammenfassung

- Vergleich von Rechnern bezüglich ihrer Leistung ohne großen Aufwand
- Maßzahlen bewerten nur spezielle Aspekte
- Kritische Betrachtung der Leistungsangabe unbedingt notwendig!
- Angabe einer hypothetische Maximalleistung!

Laufzeitmessung bestehender Programme

Benchmarks

- Bewertung der Leistungsfähigkeit aufgrund von Messungen mit Hilfe von einem Programm oder einer Programmsammlung
 - Programme liegen im Quellcode vor
 - Übersetzung notwendig
 - Messung der Ausführungszeiten
 - In die Bewertung fließt „Güte“ des Compiler und Betriebssoftware ein
 - Zugriff auf die Maschinen notwendig

Laufzeitmessung bestehender Programme

Benchmarks

■ Kernels

- Rechenintensive Teile realer Programme
 - Vorwiegend numerische Algorithmen
- Beispiele:
 - Lawrence Livermore Loops:
 - Zur Bewertung vektorisierender Compiler
 - BLAS (Basic Linear Algebra Subprograms)
 - Wenig Aufwand, aber nur bedingt aussagekräftig
 - LINPACK Softwarepaket:
 - Lösung eines Systems linearer Gleichungen

Laufzeitmessung bestehender Programme

Benchmarks

■ Kernels

- LINPACK Softwarepaket:
 - TOP500 Liste (<http://www.top500.org>)



Laufzeitmessung bestehender Programme

Benchmarks

- **Einschub: TOP500 Liste** (<http://www.top500.org>)
 - Entwicklung der Rechenleistung:
<http://www.top500.org/statistics/perfdevel/>
 - Top 10 (November 2013)
 - <http://www.top500.org/lists/2013/11/>

Laufzeitmessung bestehender Programme

Standardisierte Benchmarks

- Ziel: Vergleichbarkeit von Rechnern (inkl. Betriebssystem und Compiler)
- Anforderungen:
 - Gute Portierbarkeit
 - Repräsentativ für typische Nutzung der Rechner
- Sammlung von Benchmark-Programmen (Benchmark Suites)
 - Ausgeglichene Bewertung durch die unterschiedlichen Eigenschaften der Programme

Laufzeitmessung bestehender Programme

Standardisierte Benchmarks

■ Standardisierungsorganisationen

- TPC (Transaction Processing Performance Council)
 - Mitte der 80'er Jahre, <http://www.tpc.org>
 - Zusammenschluss von Datenbank- und Rechnerherstellern
 - Ziel: Bewertung von Datenbanksystemen

Laufzeitmessung bestehender Programme

Standardisierte Benchmarks

■ Standardisierungsorganisationen

- SPEC (Standard Performance Evaluation Corporation)
- Gegründet 1988, <http://www.spec.org>
 - Zusammenschluss von mehr als 40 Firmen (Rechnerhersteller)
 - Festlegung von Richtlinien für eine gemeinsame Rechnerbewertung
- SPEC's Structure
 - *“SPEC is a non-profit corporation whose membership is open to any company or organization that is willing to support our goals (and pay our nominal dues). Originally just a bunch people from workstation vendors devising CPU metrics, SPEC has evolved into an umbrella organization encompassing three diverse groups.”*

Laufzeitmessung bestehender Programme

Standardisierte Benchmarks

■ SPEC (Standard Performance Evaluation Corporation)

■ Struktur:

■ Open Systems Group (OSG)

- CPU: SPECmarks CPU Benchmarks
- Java: Client- und Serverseitige Benchmarks: JVM98, JVM2008, JBB2000, JBB2005, jAppServer Java Enterprise Application Server benchmarks
- Mail: SPECmail2001, Consumer Internet Service Provider (ISP) mail server benchmark
- Power: SPECpower_ssj2008, der SPEC benchmark zur Evaluierung der Energieeffizienz für Server
- SIP: SPEC Benchmark zum Vergleich von Servern, die das Session Initiation Protokoll (SIP) verwenden
- SFS: SFS93 (LADDIS), SFS97, SFS97_R1, and SFS2008
- Virtualization: Entwicklung der ersten Generation eines SPEC Benchmarks zum Vergleich der Virtualisierungsleistung für Data Centers
- WEB: WEB96, WEB99, WEB99_SSL, and WEB2005, die web server benchmarks.

Laufzeitmessung bestehender Programme

Standardisierte Benchmarks

■ SPEC (Standard Performance Evaluation Corporation)

■ Struktur:

■ The High-Performance Group (HPG)

- Benchmark Suite, die HPC Anwendungen repräsentieren
- Zielarchitekturen: symmetrische Multiprozessorsysteme, Workstation Cluster, Parallelrechner mit verteiltem Speicher, Vektorrechner

■ The Graphics and Workstation Performance Group (GWPG):

- graphics and workstation performance benchmarks and reporting procedures
- SPECcapc (Application Performance Characterization): CAD/CAM, Digital Content Creation, Visualisierungsanwendungen
- SPECgpc (Graphics Performance Characterization group): Benchmarks zur Leistungsbewertung von Graphicsystemen, die unter OpenGL oder anderen APIs laufen, SPECviewperf(r)

Laufzeitmessung bestehender Programme

Standardisierte Benchmarks

- **SPEC (Standard Performance Evaluation Corporation)**
 - SPEC CPU Benchmarks
 - Strenge, genau festgelegte Regeln
 - Ab CPU95: vollautomatische Messung und Protokollierung
 - Regelmäßige Aktualisierungen (CPU92, CPU95, CPU2000)
 - Laufzeiten werden zu kurz
 - Caches werden größer: größere Datensätze
 - Mehr Praxisnähe: Programme mit schlechterer Datenlokalität
 - SPEC CPU 2006
 - 12 nichtnumerische Programme in C/C++ (CINT2006):
<http://www.spec.org/cpu2006/CINT2006/>
 - 14 numerische Programme in FORTRAN/C (CFP2006):
<http://www.spec.org/cpu2006/CFP2006/>
 - Referenzmaschine:
 - Historisches Sun System, eine "Ultra Enterprise 2 mit einem 296 MHz UltraSPARC II Prozessor

Laufzeitmessung bestehender Programme

Standardisierte Benchmarks

- **SPEC (Standard Performance Evaluation Corporation)**
- SPEC CPU 2006

| | Geschwindigkeit | Durchsatz |
|---------------------------------|------------------------|-----------------------|
| Aggressive Optimierung | SPECint2006 | SPECint_rate2006 |
| | SPECfp2006 | SPECfp_rate2006 |
| Konservative Optimierung | SPECint_base2006 | SPECint_rate_base2006 |
| | SPECfp_base2006 | SPECfp_rate_base2006 |

Laufzeitmessung bestehender Programme

Standardisierte Benchmarks

- **SPEC (Standard Performance Evaluation Corporation)**
- SPEC CPU 2006 Benchmark-Metrik Geschwindigkeit

$$\text{SPECratio} = \frac{\text{Referenzzeit}_x}{\text{Laufzeit}_x \text{ auf Testsystem}}$$

für Benchmark x

- Endwerte: je ein geometrisches Mittel der SPECratio's über alle CINT2006 und CFP2006 Benchmarks
 - SPECint2006, SPECfp2006
 - Aggressive, individuelle Optimierungen erlaubt
 - SPECint_base2006, SPECfp_base2006
 - Nur mit konservativer Standardoptimierung
 - Identische Compileroptionen für alle Programme

Laufzeitmessung bestehender Programme

Standardisierte Benchmarks

- **SPEC (Standard Performance Evaluation Corporation)**
- SPEC CPU 2006 Benchmark-Metrik Geschwindigkeit
 - Geometrisches Mittel

$$\sqrt[n]{\prod_{i=1}^n \text{Execution time ratio}_i}$$

Execution time ratio_i:
 Ausführungszeit des Programms i
 einer Last von n Programmen,
 normalisiert bezüglich der
 Referenzmaschine

- Eigenschaft des geometrischen Mittels:

$$\frac{\text{geometrisches Mittel (X}_i)}{\text{geometrisches Mittel (Y}_i)} = \text{geometrisches Mittel} \left(\frac{X_i}{Y_i} \right)$$

Geometrisches Mittel
 ist konsistent, unabhängig
 von Referenzmaschine!

Laufzeitmessung bestehender Programme

Standardisierte Benchmarks

- **SPEC (Standard Performance Evaluation Corporation)**
- SPEC CPU 2006 Benchmark-Metrik Durchsatz: SPECrate
 - Basiert auf der Ausführung der Benchmark Binaries, die nach den Regeln generiert worden sind, wie sie für die Geschwindigkeitsmetriken gelten
 - Wahl der Anzahl der Kopien (n_x) eines Benchmarks x , die gleichzeitig ausgeführt werden

$$\text{SPECrate}_x = n_x \times \text{Referenzfaktor von } x / \text{Ausführungszeit (in s)}$$

- Endwerte: je ein geometrisches Mittel der SPECrate's über alle CINT2006 bzw. CFP2006 Benchmarks
 - SPECint_rate2006, SPECfp_rate2006
 - SPECint_base2006, SPECfp_base2006
 - n_x kann frei gewählt werden, muss aber dokumentiert werden

Benchmarks

■ SPEC (Standard Performance Evaluation Corporation)

| Processor | Alpha 21364 | AMD Athlon XP | HP PA-8700 | IBM Power 4+ | Intel Itanium 2 | Intel XeonMP | Intel Xeon | MIPS R14000 | Sun UltraSPARC III |
|-------------------------|----------------|---------------|--------------|-----------------|-----------------|------------------|----------------|-------------|--------------------|
| System or Motherboard | Alpha GS1280/7 | ASUS A7N8X | HP9000 C3750 | pSeries 650 6M2 | HP RX2600 | Dell PwrEdg 6650 | Dell Prec. 350 | SGI 3200 | Sun Blade 2050 |
| Clock Rate | 1.15GHz | 2.17GHz | 870MHz | 1.45GHz | 1.0GHz | 2.0GHz | 3.06GHz | 600MHz | 1.05GHz |
| External Cache | None | None | None | 16MB | None | None | None | 8MB | 8MB |
| 164.gzip | 583 | 1,026 | 588 | 673 | 583 | 758 | 1,138 | 322 | 433 |
| 175.vpr | 822 | 653 | 688 | 902 | 704 | 625 | 606 | 572 | 460 |
| 176.gcc | 859 | 755 | 906 | 914 | 1,014 | 1,100 | 1,236 | 445 | 577 |
| 181.mcf | 712 | 420 | 494 | 1,391 | 834 | 599 | 773 | 783 | 659 |
| 186.crafty | 982 | 1,292 | 751 | 884 | 781 | 712 | 1,179 | 502 | 558 |
| 197.parser | 514 | 905 | 495 | 381 | 660 | 778 | 1,025 | 409 | 488 |
| 252.eon | 958 | 1,483 | 592 | 1,150 | 1,004 | 920 | 1,387 | 507 | 527 |
| 253.perlbnk | 768 | 1,306 | 619 | 712 | 815 | 952 | 1,381 | 367 | 540 |
| 254.gap | 636 | 1,059 | 339 | 936 | 680 | 722 | 1,417 | 308 | 372 |
| 255.vortex | 1,094 | 1,608 | 1,196 | 1,428 | 1,193 | 1,118 | 1,658 | 679 | 738 |
| 256.bzip2 | 824 | 840 | 534 | 965 | 759 | 712 | 856 | 493 | 629 |
| 300.twolf | 1,018 | 887 | 911 | 1,198 | 880 | 1,009 | 900 | 645 | 570 |
| SPECint_base2000 | 795 | 960 | 642 | 909 | 810 | 816 | 1,085 | 483 | 537 |
| 168.wupside | 883 | 1,131 | 446 | 1,532 | 1,003 | 816 | 1,406 | 434 | 659 |
| 171.swim | 3,590 | 1,006 | 931 | 1,417 | 3,205 | 848 | 1,837 | 529 | 980 |
| 172.mgrid | 708 | 799 | 621 | 850 | 1,720 | 449 | 1,047 | 379 | 487 |
| 173.applu | 1,518 | 654 | 702 | 979 | 2,033 | 496 | 1,168 | 381 | 310 |
| 177.mesa | 928 | 1,103 | 694 | 737 | 642 | 814 | 1,165 | 425 | 543 |
| 178.galgel | 2,105 | 738 | 1,603 | 3,186 | 2,505 | 1,200 | 1,536 | 1,398 | 1,713 |
| 179.art | 2,014 | 495 | 670 | 1,864 | 4,226 | 1,147 | 716 | 1,436 | 9,389 |
| 183.equake | 519 | 730 | 413 | 2,098 | 1,871 | 449 | 1,291 | 347 | 645 |
| 187.facerec | 1,105 | 1,008 | 430 | 1,515 | 1,152 | 762 | 1,315 | 647 | 958 |
| 188.amp | 735 | 587 | 553 | 923 | 788 | 729 | 644 | 573 | 509 |
| 189.lucas | 1,522 | 853 | 448 | 1,306 | 1,206 | 682 | 1,522 | 442 | 371 |
| 191.fma3d | 1,019 | 850 | 404 | 898 | 747 | 551 | 1,089 | 306 | 400 |
| 200.sixtrack | 469 | 538 | 471 | 621 | 894 | 376 | 564 | 298 | 366 |
| 301.aspi | 1,242 | 705 | 696 | 966 | 678 | 695 | 833 | 406 | 471 |
| SPECfp_base2000 | 1,124 | 776 | 600 | 1,221 | 1,356 | 677 | 1,092 | 499 | 701 |

Benchmarks

■ SPEC (Standard Performance Evaluation Corporation)

| Processor | AMD 1-core Opteron 854 | Intel 1-core Xeon | AMD 2-core Opteron 8224SE | Intel 2-core Xeon 5160 | AMD 4-core Opteron 8360SE | Intel 4-core Xeon X7350 | Intel 4-core Core 2 Quad QX9650 |
|-------------------------------------|---------------------------|-----------------------|---------------------------------|---------------------------|---------------------------------|------------------------------|---------------------------------------|
| Bit-width | 32/64-bit | 32/64-bit | 32/64-bit | 32/64-bit | 32/64-bit | 32/64-bit | 32/64-bit |
| Cores/chip x Threads/core | 1 x 1 | 1 x 2 | 2 x 1 | 2 x 1 | 4 x 1 | 4 x 1 | 4 x 1 |
| Clock Rate | 2.80GHz | 3.80GHz | 3.20GHz | 3.03GHz | 2.50GHz | 2.93GHz | 3.00GHz |
| Cache: L1-L2-L3 - I/D or Unified | 64K/64K - 1M - N/A | 12K/16K - 2M - N/A | 2 x 64K/64K - 2 x 1M - NA | 2 x 32K/32K - 4M - NA | 4 x 64K/64K - 4 x 512K - 2M | 4 x 32K/32K - 2 x 4M - NA | 4 x 32K/32K - 2 x 6M - NA |
| Execution Rate/Core | 3 instructions | 3 instructions | 3 instructions | 1 complex + 3 simple | 3 instructions | 1 complex + 3 simple | 1 complex + 3 simple |
| Pipeline Stages | 12 int / 17 fp | 31 | 12 int / 17 fp | 14 | 12 int / 17 fp | 14 | 14 |
| Out of Order | 72 | 126 | 72 | 96 | 72 | 96 | 96 |
| Memory bus | 6.4 GB/s | 800 MHz | 10.6 GB/s | 1333 MHz | 10.6 GB/s | 1066 MT/s | 1333 MHz |
| Package | uPGA 940 | LGA-775 | LGA-1207 | LGA-771 | LGA-1207 | LGA-771 | LGA-775 |
| IC Process | 90nm 9M | 90nm 7M | 90nm 9M | 65nm 8M | 65nm 8M | 65nm 8M | 45nm |
| Die Size | 106mm ² | 109mm ² | 227mm ² | 143mm ² | 283mm ² | 2 x 143mm ² | 2 x 107mm ² |
| Transistors | 120M | 169M | 233M | 291M | 463M | 2 x 291M | 2 x 410M |
| List Price (intro) | \$1,514 | \$903 | \$2,149 | \$851 | N/A | \$2,301 | \$999 |
| Power (Max) | 93W | 110W | 120W | 80W | 120W | 130W | 130W |
| Availability | 3Q05 | 3Q05 | 3Q07 | 3Q06 | 1Q08 | 3Q07 | 4Q07 |
| Scalability | 2-4 chips | 1-2 chips | 1-4 chips | 1-2 chips | 2-4 chips | 1-4 chips | 1 chip |
| SPECint/fp2006 [cores] | 11.2/12.1 [2] | 11.4/11.7 [2] | 14.1/14.2 [8] | 19.7*/18.3* [4] | N/A | 21.7*/18.9* [16] | 22.3*/21.4* [4] |
| SPECint/fp2006_rate [cores] | 41.4/45.6 [4] | 20.9/18.8 [2] | 105/96.7 [8] | 60.8/45.1 [4] | 163/149 [16] | 184*/108* [16] | 69.0*/49.9 [4] |

Quelle: MDR, Microprocessor Report, January 2008

Benchmarks

■ SPEC (Standard Performance Evaluation Corporation)

| Processor | Intel Itanium 2 9050 | Intel Itanium 9150M | IBM Power6 | IBM Power5+ | Fujitsu SPARC64 VI | Sun UltraSPARC IV+ | Sun UltraSPARC T2 |
|--------------------------------|---------------------------------|---------------------------------|---------------------------------|--------------------------------|-------------------------|-----------------------------|----------------------|
| Bit-width | 64-bit | 64-bit | 64-bit | 64-bit | 64-bit | 64-bit | 64-bit |
| Cores/chip x Threads/core | 2 x 2 | 2 x 2 | 2 x 2 | 2 x 2 | 2 x 2 | 2 x 1 | 8 x 8 |
| Clock Rate | 1.60GHz | 1.67GHz | 4.70GHz | 2.20GHz | 2.40GHz | 1.95GHz | 1.40GHz |
| Cache: L1-L2-L3 I/D or Unified | 2 x 16K/16K - 1M/256K - 12M(on) | 2 x 16K/16K - 1M/256K - 12M(on) | 2 x 64K/64K - 2 x 4M - 32M(off) | 2 x 64K/32K - 1.92M - 36M(off) | 2 x 128K/128K - 5M - NA | 2 x 64K/64K - 2M - 32M(off) | 8 x 8K/16K - 4M - NA |
| Execution Rate/Core | 6 issue | 6 issue | 7 issue | 5 issue | 4 issue | 4 issue | 16 issue |
| Pipeline Stages | 8 stages | 8 stages | 13 stages | 15 stages | 15 stages | 14 stages | 8 int / 12 fp |
| Out of Order | None | None | "Limited" | 200 | 64 | None | None |
| Memory B/W | 8.5GB/s | 10.6GB/s | 75GB/s | 12.8GB/s | 8GB/s | 4.8GB/s | 42.7GB/s |
| Package | mPGA-700 | mPGA-700 | N/A | MCM-5370 pins | 412 I/O pins | FC-LGA 1368 | 1831 pins |
| IC Process | 90nm 7M | 90nm 7M | 65nm 10m | 90nm 10m | 90nm 10M | 90nm 9M | 65nm |
| Die Size | 596mm ² | 596mm ² | 341mm ² | 245mm ² | 421mm ² | 335mm ² | 342mm ² |
| Transistors | 1.72 billion | 1.72 billion | 790 million | 276 million | 540 million | 295 million | 503 million |
| List Price (intro) | \$3,692 | \$3,692 | N/A | N/A | N/A | N/A | N/A |
| Power (Max) | 104W | 104W | ~100W | 100W | 120W | 90W | 84W |
| Availability | 3Q06 | 4Q07 | 2Q07 | 4Q05 | 2Q07 | 3Q06 | 3Q07 |
| Scalability | 1-64 chips | 8-128 chips | 2-32 chips | 1-32 chips | 4-64 chips | 1-72 chips | 1 chip |
| SPECint/fp2006 [cores] | 14.5/17.3 [2] | N/A | 17.8/18.7 [1] | 10.5/12.9 [1] | 9.7/11.1 [32] | N/A | N/A |
| SPECint/fp2006_rate [cores] | 1534/1671 [128] | 1832/N/A [128] | 420/379 [16] | 197/229 [16] | 1111/1160 [128] | 1120/N/A [144] | 73.1/58.1 |

Quelle: MDR, Microprocessor Report, January 2008

Benchmarks

■ SPEC (Standard Performance Evaluation Corporation)

| Processor | Intel 2-core Xeon X5270 ¹ | AMD 2-core Opteron 8224SE | Intel 4-core Xeon W5590 | AMD 4-core Opteron 8393SE ² | Intel 4-core Xeon X5570 ³ | AMD 6-core Opteron 8439SE | Intel 6-core Xeon X7460 ⁴ |
|-------------------------------------|---|------------------------------|--|---|---|--------------------------------|---|
| Bit-Width | 32/64-bit | 32/64-bit | 32/64-bit | 32/64-bit | 32/64-bit | 32/64-bit | 32/64-bit |
| Cores/Chp x Threads/core | 2 x 1 | 2 x 1 | 4 x 2 | 4 x 1 | 4 x 2 | 6 x 1 | 6 x 1 |
| Clock Rate | 3.50GHz | 3.20GHz | 3.33GHz | 3.10GHz | 2.93GHz | 2.80GHz | 2.67GHz |
| Cache: L1-L2-L3 - I/D or Unified | 2 x 32K/32K - 6M - NA | 2 x 64K/64K - 2 x 1M - NA | 4 x 32K/32K - 4 x 256K - 8M | 4 x 64K/64K - 4 x 512K - 6M | 4 x 32K/32K - 4 x 256K - 8M | 6 x 64K/64K - 6 x 512K - 6M | 6 x 32K/32K - 3 x 3M - 16M |
| Execution Rate/Core | 1 cmplx + 3 simple | 3 Instructions | 1 cmplx + 3 simple | 3 Instructions | 1 cmplx + 3 simple | 3 Instructions | 1 cmplx + 3 simple |
| Pipeline Stages | 14 | 12Int / 17fp | 16 | 12Int / 17fp | 16 | 12Int / 17fp | 14 |
| Out of Order | 96 | 72 | 128 | 72 | 128 | 72 | 96 |
| Memory Bus | 1333MHz | 10.6GB/s | 16GB/s | 8GB/s | 16GB/s | 17GB/s | 1064MHz |
| Package | LGA-771 | LGA-1207 | LGA-1366 | LGA-1207 | LGA-1366 | LGA-1207 | LGA-771 |
| IC Process / Metal Layers | 45nm / 10M | 90nm / 10M | 45nm / 10M | 45nm / 10M | 45nm / 10M | 45nm / 10M | 45nm / 10M |
| Die Size | 107mm ² | 227mm ² | 263mm ² | 258mm ² | 263mm ² | 346mm ² | 503mm ² |
| Transistors | 410M | 233M | 731M | 758M | 731M | 904M | 1900M |
| List Price (Intro) | \$1,172 | \$2,149 | \$1,600 | \$2,649 | \$1,386 | \$2,649 | \$2,729 |
| Power (Max) | 80W | 120W | 130W | 137W (TDP) | 95W | 137W (TDP) | 130W |
| Availability | 3Q08 | 3Q07 | 3Q09 | 2Q09 | 1Q09 | 3Q09 | 4Q08 |
| Scalability | 1-2 chips | 1-4 chips | 1-2 chips | 1-8 chips | 1-2 chips ³ | 1-8 chips | 1-4 chips |
| SPECint/fp2006 [cores] | 26.5/25.5 [4] | 14.1/14.2 [8] | 34.2 ⁴ /40.4 ⁴ [8] | 19.7/23.6 [8] | 32.1 ⁴ /45.0 [8] | 18.3/23.3 [12] | 22.0/22.3 [24] |
| SPECint/fp2006_rate [cores] | 85.3/57.7 [4] | 105/96.7 [8] | 255/204 [8] | 232/204 ² [16] | 240/197 [8] | 629/473 [48] | 274 ⁴ /142 [24] |
| x86 Codename | Wolfdale | Santa Rosa | Gainestown | Shanghai | Gainestown | Istanbul | Dunnington |
| Microarchitecture | Core | K8 | Nehalem | K10 | Nehalem | K10 | Core |

Quelle: MDR, Microprocessor Report, January 2010

Benchmarks

■ SPEC (Standard Performance Evaluation Corporation)

| Processor | Intel Itanium 2 9050 | Intel Itanium 9150M ⁵ | IBM POWER5+ | IBM POWER6+ ⁶ | Fujitsu SPARC64 VI | Fujitsu SPARC64 VII | Sun UltraSPARC T2+ ⁷ |
|----------------------------------|---------------------------------|----------------------------------|---------------------------------|---------------------------------|--------------------------|------------------------|---------------------------------|
| Bit-Width | 64-bit | 64-bit | 64-bit | 64-bit | 64-bit | 64-bit | 64-bit |
| Cores/Chlp x Threads/core | 2 x 2 | 2 x 2 | 2 x 2 | 2 x 2 | 2 x 2 | 4 x 2 | 8 x 8 |
| Clock Rate | 1.60GHz | 1.67GHz | 2.20GHz | 5.00GHz | 2.40GHz | 2.52GHz | 1.60GHz |
| Cache: L1-L2-L3 - I/D or Unified | 2 x 16K/16K - 1M/256K - 12M(on) | 2 x 16K/16K - 1M/256K - 12M(on) | 2 x 64K/32K - 1.92M - 3.6M(off) | 2 x 64K/64K - 2 x 4M - 32M(off) | 2 x 128K/128K - 6M - N/A | 4 x 64K/64K - 6M - N/A | 8 x 16K/8K - 4M - NA |
| Execution Rate/Core | 6 Issue | 6 Issue | 5 Issue | 7 Issue | 4 Issue | 4 Issue | 16 Issue |
| Pipeline Stages | 8 | 8 | 15 | 13 | 15 | 15 | 8int / 12fp |
| Out of Order | None | None | 200 | "Unlimited" | 64 | 64 | None |
| Memory Bus | 8.5GB/s | 10.6GB/s | 12.8GB/s | 75GB/s | 8GB/s | 8GB/s | 42.7GB/s |
| Package | mPGA-700 | mPGA-700 | MCM-5370 pins | N/A | 412 I/O pins | 412 I/O pins | 1831 pins |
| IC Process / Metal Layers | 90nm / 7M | 90nm / 7M | 90nm / 10M | 65nm / 10M | 90nm / 10M | 65nm / 11M | 65nm / 8M |
| Die Size | 596mm ² | 596mm ² | 245mm ² | 341mm ² | 421mm ² | 400mm ² | 342mm ² |
| Transistors | 1.72B | 1.72B | 276M | 790M | 540M | 600M | 503M |
| List Price (Intro) | \$3,692 | \$3,692 | N/A | N/A | N/A | N/A | N/A |
| Power (Max) | 104W | 104W | 100W | >100W | 120W | 135W | 95W ⁷ |
| Availability | 3Q06 | 4Q07 | 4Q05 | 4Q08 ⁶ | 2Q07 | 3Q08 | 3Q09 |
| Scalability | 1-64 chips | 8-128 chips | 1-32 chips | 2-32 chips | 4-64 chips | 4-64 chips | 1-4 chips |
| SPECint/fp2006 [cores] | 14.5/17.3 [2] | N/A | 10.5/12.9 [1] | 15.8/20.1 [1] | 9.7/21.7 [32] | 11.5/13.0 [1] | N/A |
| SPECint/fp2006_rate [cores] | 1534/1671 [128] | 2893/N/A [256] | 197/229 [16] | 1866/1822 [64] | 1111/1160 [128] | 2088/1861 [256] | 338/254 [32] |
| Development Status | Inactive | active | Inactive | active | Inactive | active | active |

All SPEC scores are base. ^aScore measured in single-thread mode.

NOTES:

¹Higher-numbered X5272 at lower 3.40GHz frequency has a faster 1600MHz front-side bus and posts a slightly higher score (26.6) on the CINT2006 benchmark. Among Intel's dual-core processors, the 2.93GHz E7220 scales to 4 chips and consequently boasts the highest SPECrate INT/FP numbers (139/89.4).

²Posted 8-chip [32-core] SPEC intrate score of 338, but no official 8-chip SPEC fprate score.

³Although 2 chips is the design limit for an MP board, the X5570 is used in "virtual SMP" systems based on scalable blade architectures that, in principle, can go as high as 32K chips. Highest posted SPEC intrate/fprate score is for 32 chips [128 cores]: 3147/2553.

⁴Unisys ES7000 Model 7600R has a posted 96-core [16 chip] CINT2006rate number of 999 (but no other SPEC measures).

⁵Dual-core Itanium 2 9040 at 1.60GHz in SGI Altix 4700 Bandwidth System has posted 512 chip [1024 core] CFP2006 INRate/FPRate scores of 9031/10583.

⁶POWER6+ at 5.0GHz officially introduced in April 2009, but began shipping in 4Q08.

⁷Wattage at 1.40GHz, no published update with 3Q09 upgrade to 1.6GHz frequency.

Quelle: MDR, Microprocessor Report, January 2010

Literatur

- Hennessy/Patterson: A Quantative Approach: Kap. 1.5 – 1.9

Beobachtung des Laufzeitverhaltens

Messung während des Betriebs von Anlagen

■ Monitore

- Aufzeichnungselemente, die zum Zweck der Rechnerbewertung die Verkehrsverhältnisse während des normalen Betriebs beobachten und untersuchen.
- Hardware-Monitore
 - Unabhängige physikalische Geräte
 - Keine Beeinflussung
- Software-Monitore
 - Einbau in das Betriebssystem
 - Beeinträchtigung der normalen Betriebsverhältnisse

Beobachtung des Laufzeitverhaltens

Messung während des Betriebs von Anlagen

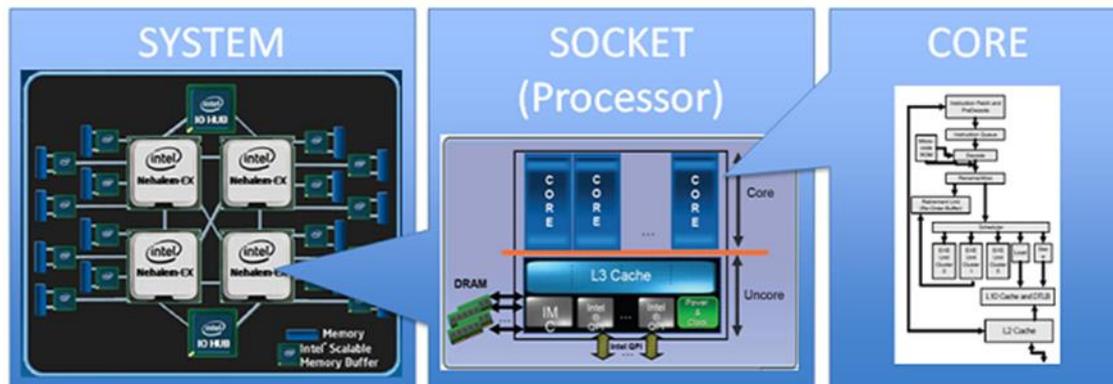
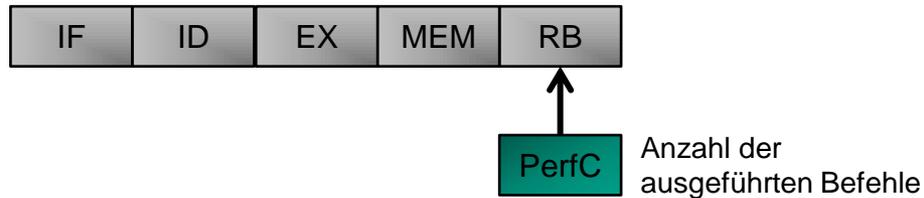
■ Monitore

- Aufzeichnungstechniken:
 - Kontinuierlich oder sporadisch
 - Gesamtdatenaufzeichnung (Tracing)
 - Realzeitauswertung
 - Unabhängiger Auswertungslauf (Post Processing)

Beobachtung des Laufzeitverhaltens

■ Beispiel: Performance Counter

- Spezialregister, Zähler in Mikroprozessoren
 - Zählen interne Ereignisse, z. B. CPU, Cache



Quelle: <https://software.intel.com/en-us/articles/intel-performance-counter-monitor>

Beobachtung des Laufzeitverhaltens

■ Beispiel: Performance Counter

- Werkzeuge zum Auslesen der Performance Counter
- Beispiel: Intel® Performance Counter Monitor
 - Herstellerspezifisch: für Intel CPUs
 - Bietet eine Reihe von C++ Routinen an, mit denen
 - Die Zähler ausgelesen werden können
 - eine Reihe von Informationen für prozessorinterner Ereignisse für den Benutzer aufbereitet werden können

Beobachtung des Laufzeitverhaltens

■ Beispiel: Performance Counter

- Werkzeuge zum Auslesen der Performance Counter
- Beispiel: Intel® Performance Counter Monitor

```

[CA] - Far 2.8.1420 x86 Administrator
IPC : instructions per CPU cycle (0..4 on Nehalem and Westmere)
FREQ : relation to nominal CPU frequency-current CPU frequency/nominal frequency (includes Intel<br>
> Turbo Boost Technology)
L3MISS : L3 cache misses
L2MISS : L2 cache misses (including other core's L2 cache *hits*)
L3HIT : L3 cache hit ratio (0.00-1.00)
L2HIT : L2 cache hit ratio (0.00-1.00)
L3CLK : ratio of CPU cycles lost due to L3 cache misses (0.00-1.00), in some cases could be >1.0 due
to a higher memory latency
L2CLK : ratio of CPU cycles lost due to missing L2 cache but still hitting L3 cache (0.00-1.00)
READ : bytes read from memory controller (in GBytes)
WRITE : bytes written to memory controller (in GBytes)

Core (SKT) | IPC | FREQ | L3MISS | L2MISS | L3HIT | L2HIT | L3CLK | L2CLK | READ | WRITE
0 0 0.09 0.60 551 K 569 K 0.83 0.84 2.10 0.02 N/A N/A
1 0 0.00 0.60 6 163 0.96 0.43 0.00 0.00 N/A N/A
2 0 0.34 0.60 691 42 K 0.98 0.10 0.01 0.12 N/A N/A
3 0 0.01 0.60 10 6134 1.00 0.01 0.00 0.02 N/A N/A
4 0 0.15 0.60 97 K 120 K 0.19 0.04 0.04 0.04 N/A N/A
5 0 0.01 0.60 23 6435 1.00 0.03 0.00 0.01 N/A N/A
6 0 0.06 0.60 4856 37 K 0.87 0.00 0.05 0.07 N/A N/A
7 0 0.01 0.60 55 10 K 0.99 0.00 0.00 0.02 N/A N/A
8 0 0.19 0.60 82 K 124 K 0.34 0.03 0.01 0.09 N/A N/A
9 0 0.01 0.60 462 4725 0.74 0.00 0.00 0.00 N/A N/A
10 0 0.01 0.60 17 953 0.98 0.00 0.00 0.00 N/A N/A
11 0 0.29 0.60 12 K 64 K 0.81 0.07 0.15 0.14 N/A N/A
12 1 0.05 0.60 1012 27 K 0.93 0.01 0.01 0.04 N/A N/A
13 1 0.01 0.60 55 11 K 1.00 0.00 0.00 0.02 N/A N/A
14 1 0.55 0.60 4491 48 K 0.91 0.25 0.02 0.04 N/A N/A
15 1 0.01 0.60 46 15 K 1.00 0.00 0.00 0.01 N/A N/A
16 1 0.02 0.60 271 22 K 0.99 0.00 0.00 0.02 N/A N/A
17 1 0.01 0.60 32 23 K 1.00 0.00 0.00 0.02 N/A N/A
18 1 0.03 0.60 809 35 K 0.98 0.02 0.00 0.03 N/A N/A
19 1 0.02 0.60 392 25 K 0.98 0.01 0.00 0.02 N/A N/A
20 1 0.03 0.60 2089 42 K 0.93 0.00 0.01 0.03 N/A N/A
21 1 0.01 0.60 87 20 K 0.90 0.00 0.00 0.02 N/A N/A
22 1 0.12 0.60 12 K 99 K 0.88 0.13 0.04 0.07 N/A N/A
23 1 0.01 0.60 142 23 K 0.99 0.00 0.00 0.02 N/A N/A

SKT 0 0.00 0.60 750 K 984 K 0.24 0.04 0.51 0.04 0.01 0.00
SKT 1 0.00 0.60 23 K 396 K 0.94 0.00 0.01 0.03 0.00 0.00

TOTAL * 0.00 0.60 773 K 1385 K 0.44 0.05 0.19 0.03 0.01 0.00

PHYSICAL CORE IPC: 0.16 -> corresponds to 4.00 x core utilization

Intel(r) QPI traffic estimation in bytes (traffic coming to CPU/socket through QPI links):

QPI0 QPI1
SKT 0 1997 K 1989 K
SKT 1 1760 K 13 K

Total QPI traffic: 5761 K QPI traffic/Memory controller traffic: 0.34
°C
C:\>
  
```

Metriken:

Core: Ausgeführte Befehle, Ausführungszeit in Takten, Cache Treffer und Fehlzugriffe,

Uncore: Anzahl der gelesenen Bytes vom Speicher-Controller, Anzahl der geschriebenen Bytes in den Speicher-Controller, Datenverkehr über QPI Verbindungskanäle

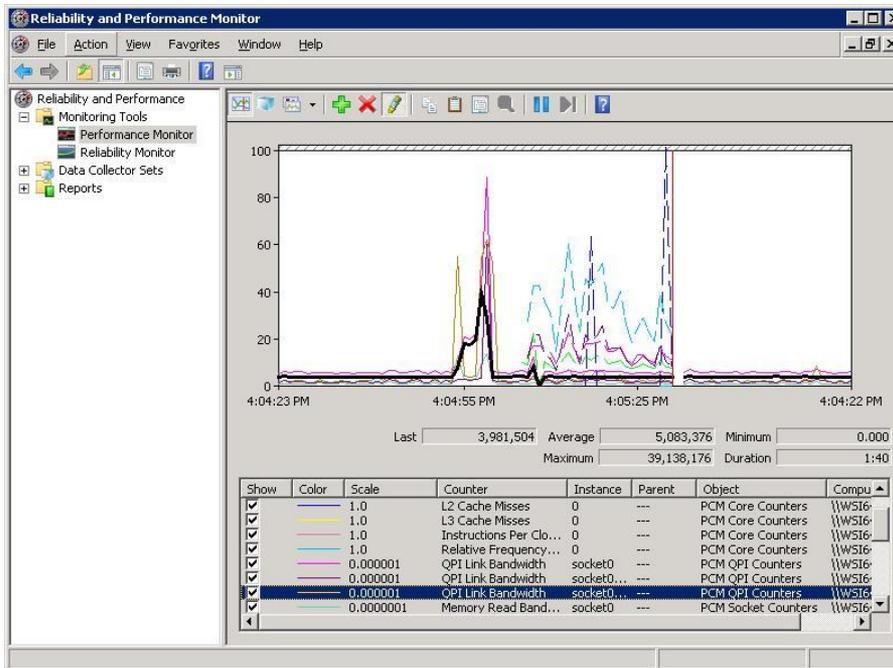
Quelle: <https://software.intel.com/en-us/articles/intel-performance-counter-monitor>

Beobachtung des Laufzeitverhaltens

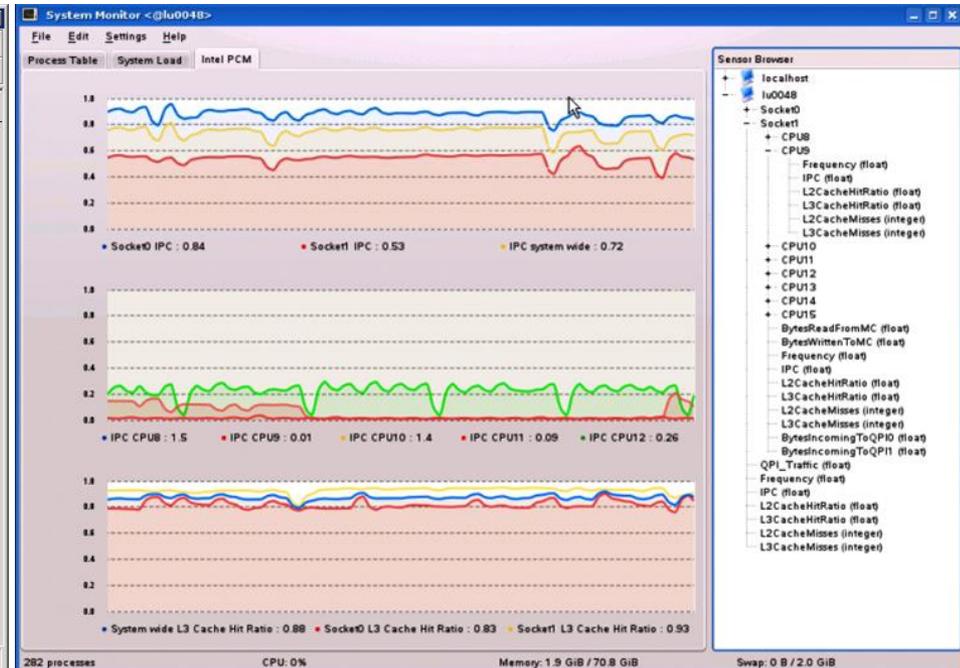
■ Beispiel: Performance Counter

- Werkzeuge zum Auslesen der Performance Counter
- Beispiel: Intel® Performance Counter Monitor

Windows* Perfmon



KDE Utility ksysguard



Quelle: <https://software.intel.com/en-us/articles/intel-performance-counter-monitor>

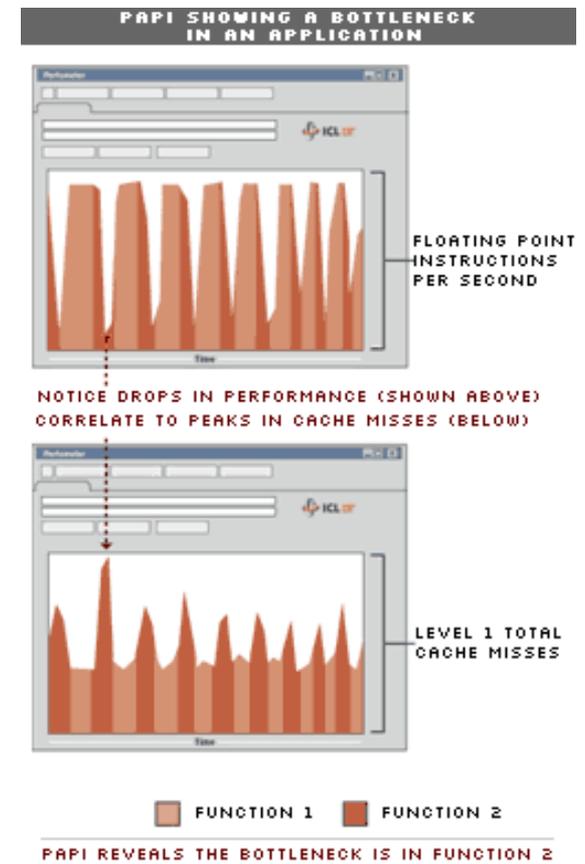
Beobachtung des Laufzeitverhaltens

■ Beispiel: Performance Counter

■ Werkzeuge zum Auslesen der Performance Counter

■ Beispiel: PAPI

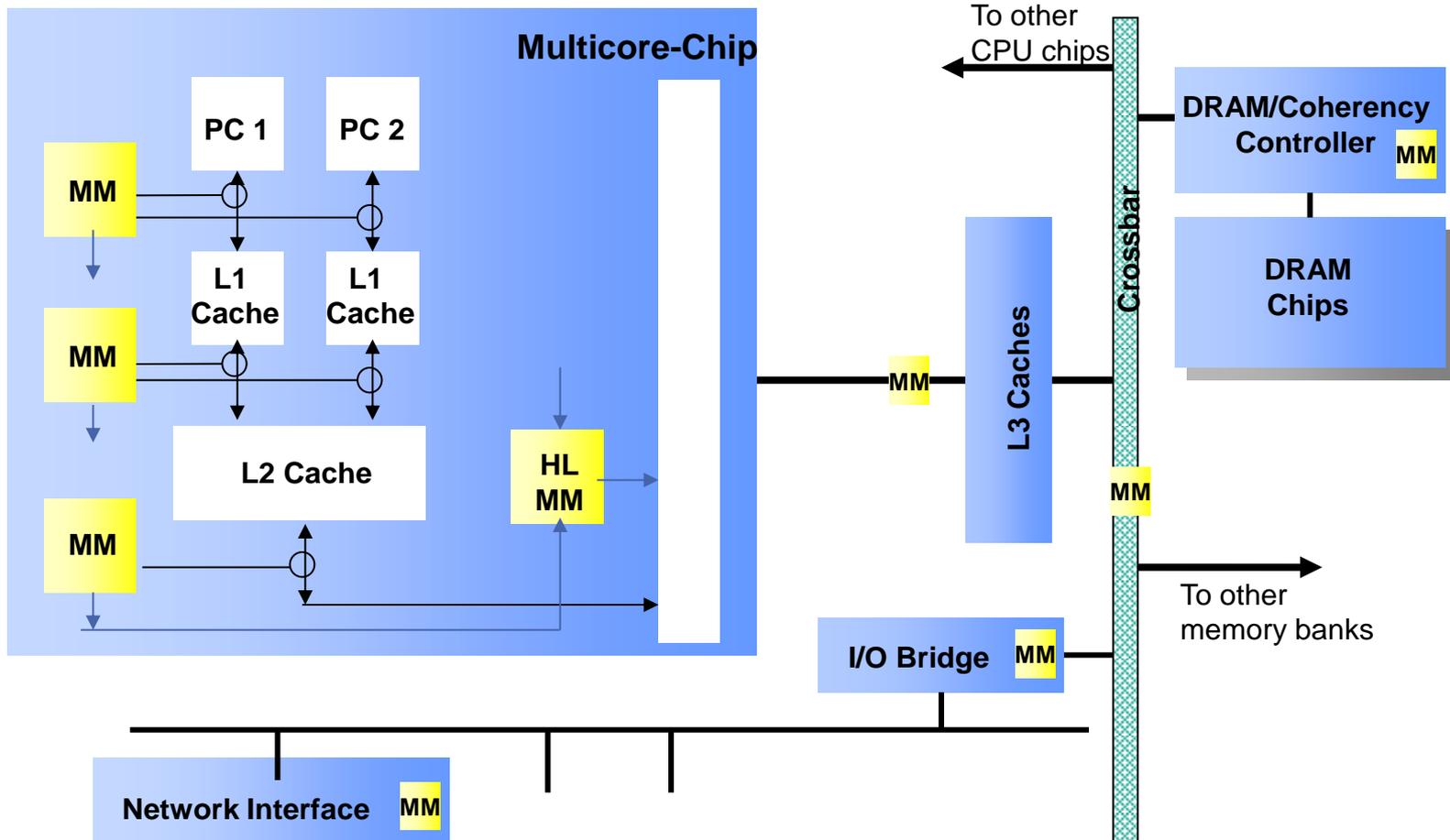
- API für den Zugriff auf Performance Counter
- Herstellerunabhängig
- Grundlage für eine Reihe von Werkzeugen für die Leistungsanalyse und Bewertung für Multiprozessoren



Quelle: <http://icl.cs.utk.edu/papi/overview/index.html>

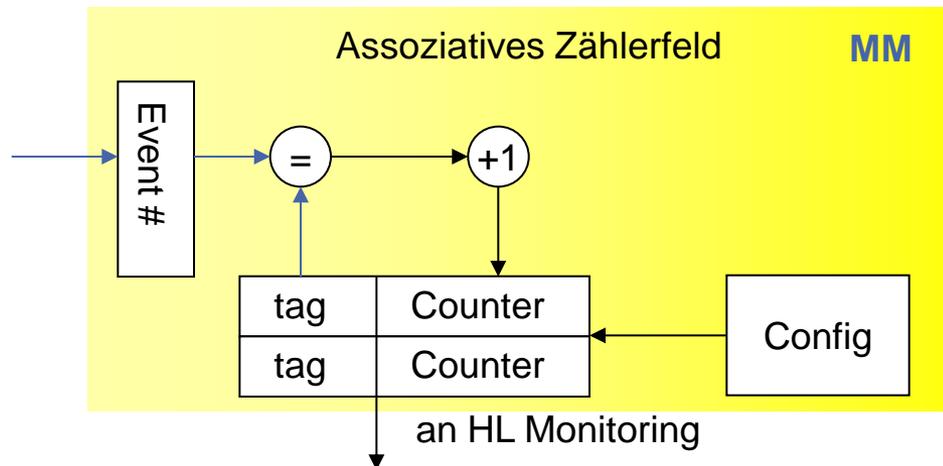
Beobachtung des Laufzeitverhaltens

- Fallstudie: CAPP Systemweite Monitoring Infrastruktur
- Knoten:



Beobachtung des Laufzeitverhaltens

- **Fallstudie: CAPP Systemweite Monitoring Infrastruktur**
- HW-Ebene: Monitorkomponenten
 - Grundlegender Aufbau eines Monitor Moduls (MM)
 - Assoziatives Zählerfeld
 - Zählen von Ereignissen
 - Korrelation von Ereignissen
 - Auslagern eines Tag/Zählerfeldes an HL Monitoring bei Zählerüberlauf / Verdrängung



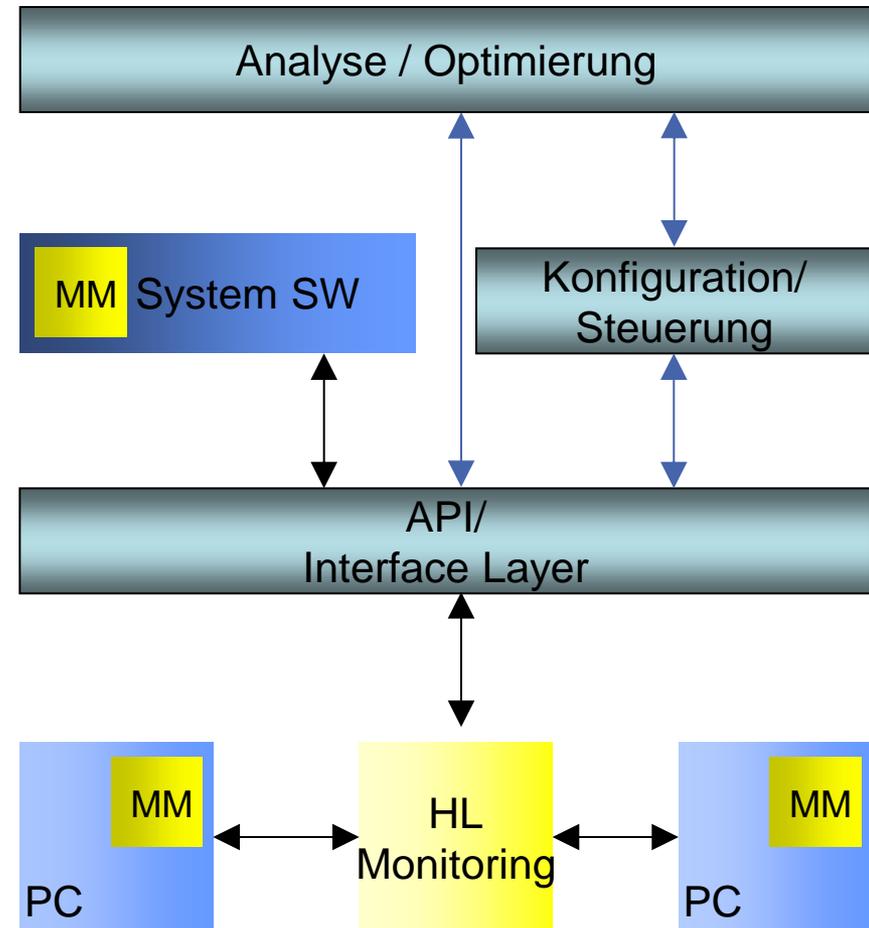
Beobachtung des Laufzeitverhaltens

■ Fallstudie: CAPP Systemweite Monitoring Infrastruktur

- Monitoring-Infrastruktur
- Monitor Module (HW, SW)

- API / Interface Layer
 - Einheitliche Schnittstelle
 - Einfache Kontrolle und Steuerung
 - Verwaltung

- Kommunikationsprotokoll
 - Leichtgewichtig und erweiterbar
 - Nachrichtenorientiert
 - Ereignisse
 - Konfiguration
 - Anstoßen der Aufzeichnung



Beobachtung des Laufzeitverhaltens

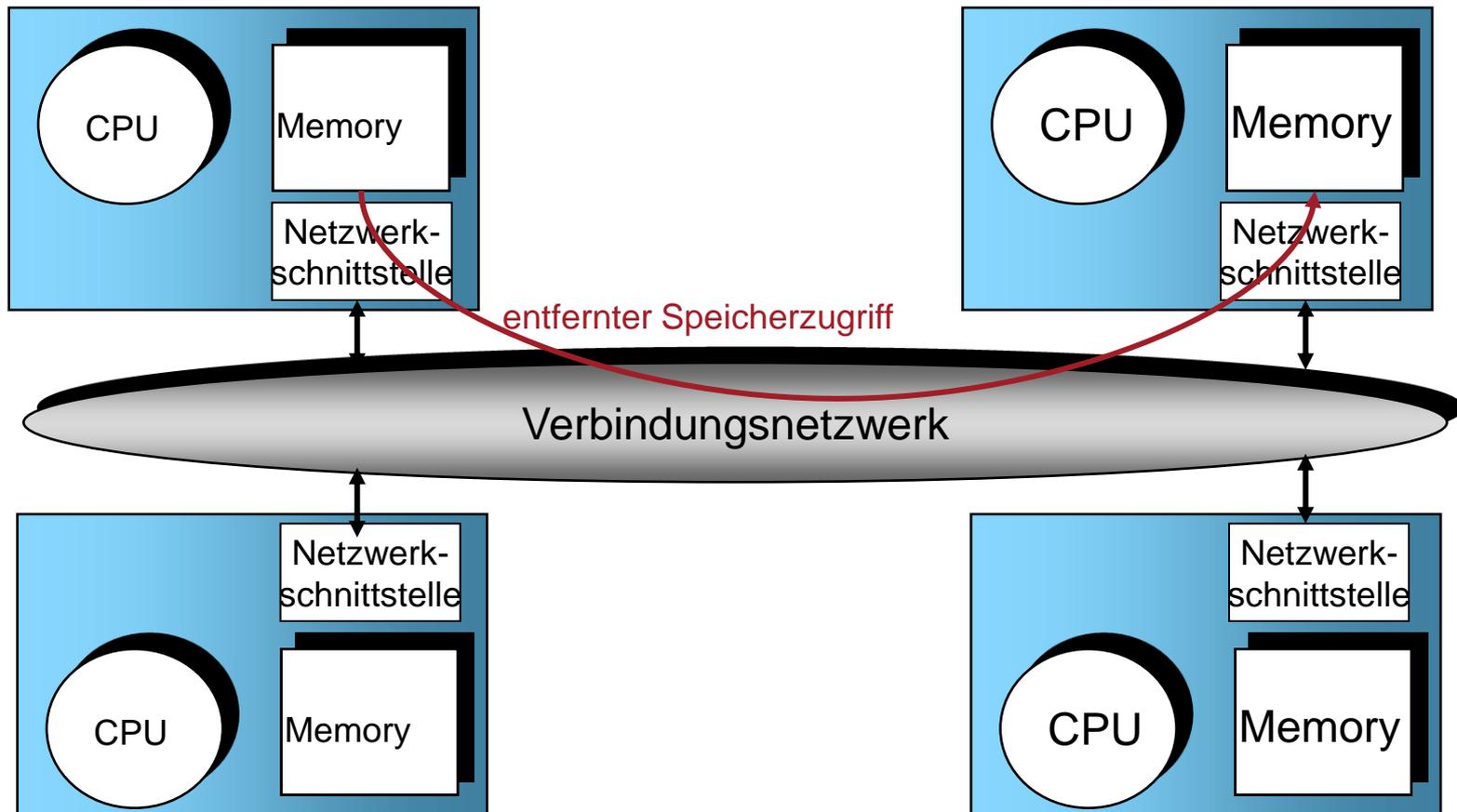
- **Fallstudie: CAPP Systemweite Monitoring Infrastruktur**
- Koordiniertes, kooperatives und systemweites Monitoring
- Merkmale
 - Geringer HW-Aufwand
 - Geringer Kommunikationsbedarf
 - Zeitliche, inhaltliche Auflösung
 - On-line Auswertung
- Auswerten der gesammelten Informationen
 - Zusammenspiel mit Werkzeugen zur Optimierung, Lastverteilung, Energieverbrauch, ...
- Herausforderungen
 - Korrelation von Ereignissen
 - Proaktivität vs. Reaktivität
 - Steuerung des adaptiven Verhaltens

Beobachtung des Laufzeitverhaltens

- **Fallstudie: CAPP Systemweite Monitoring Infrastruktur**
- Realisierungen in HW
 - SMiLE-Projekt
 - Ziel: Datenlokalitätsoptimierung – Aufspüren entfernter Speicherzugriffe in einem Cluster-System mit NUMA-Eigenschaften
 - OpenSPARC
 - HyperTransport
 - Integration in HTX-Board (FPGA) zur Beobachtung des Kommunikationsverhaltens
 - DodOrg (Digital On-Demand Computing Organism)
 - Ziel: Systemarchitektur mit Merkmalen der Selbstorganisation
 - Hierarchisches Monitor-Konzept

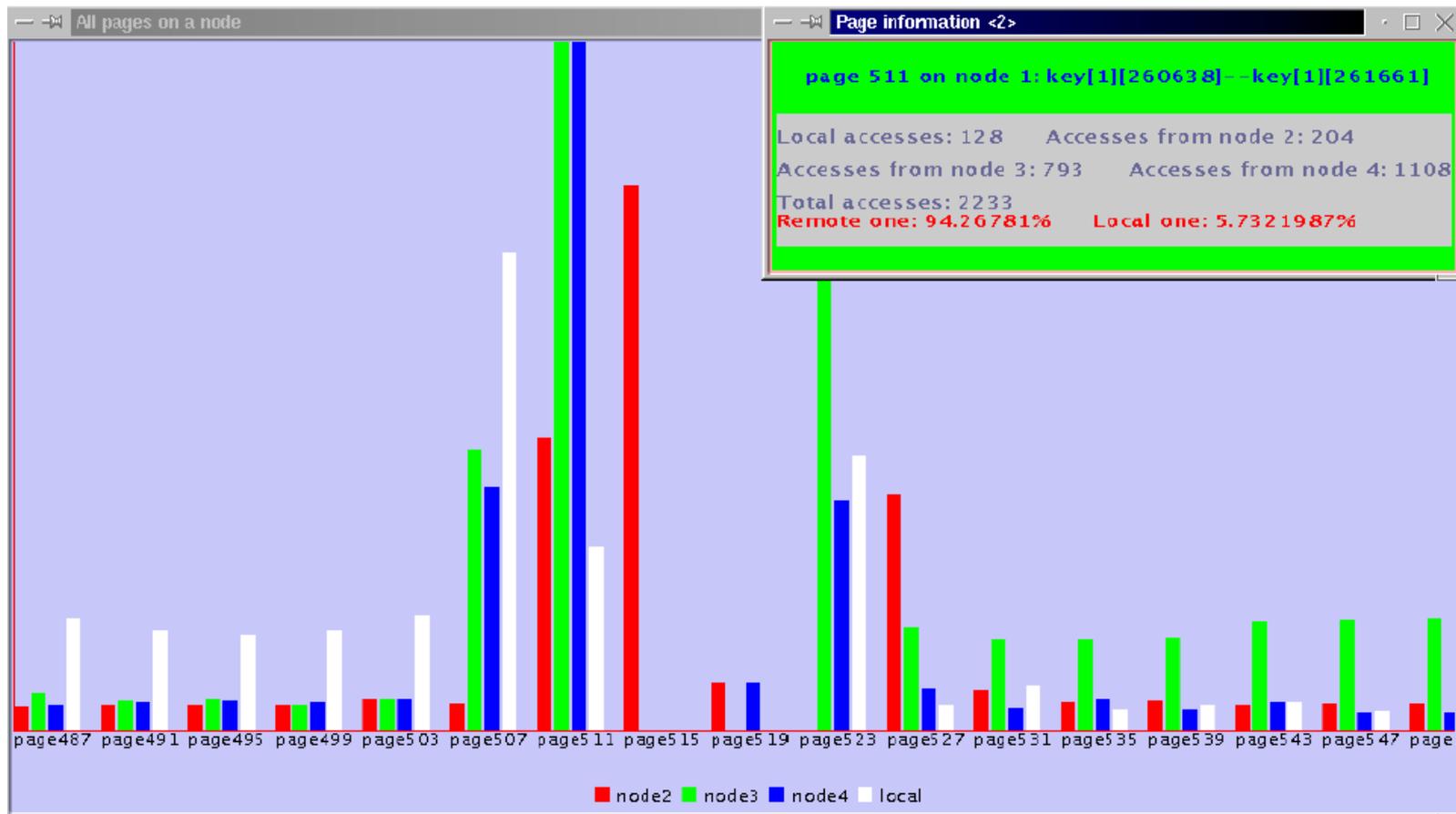
Beobachtung des Laufzeitverhaltens

- Fallstudie: CAPP Systemweite Monitoring Infrastruktur
- NUMA-System



Beobachtung des Laufzeitverhaltens

- Fallstudie: CAPP Systemweite Monitoring Infrastruktur
- Visualisierung: Lokale und entfernte Speicherzugriffe



Beobachtung des Laufzeitverhaltens

- Fallstudie: CAPP Systemweite Monitoring Infrastruktur
- Visualisierung: Rückführung auf Quellcode

Data structure and location

Data structures and their location

| page number | location | array elements |
|-------------|----------|------------------------------|
| page0 | node1 | key[0][0]--key[0][541] |
| page1 | node2 | key[0][542]--key[0][1565] |
| page2 | node3 | key[0][1566]--key[0][2589] |
| page3 | node4 | key[0][2590]--key[0][3613] |
| page4 | | |
| page5 | | |
| page6 | | |
| page7 | | |
| page8 | | |
| page9 | | |
| page10 | | |
| page11 | | |
| page12 | | |
| page13 | | |
| page14 | | |
| page15 | | |
| page16 | | |
| page17 | | |
| page18 | | |
| page19 | | |
| page20 | | |
| page21 | node2 | key[0][21022]--key[0][22045] |
| page22 | node3 | key[0][22046]--key[0][23069] |

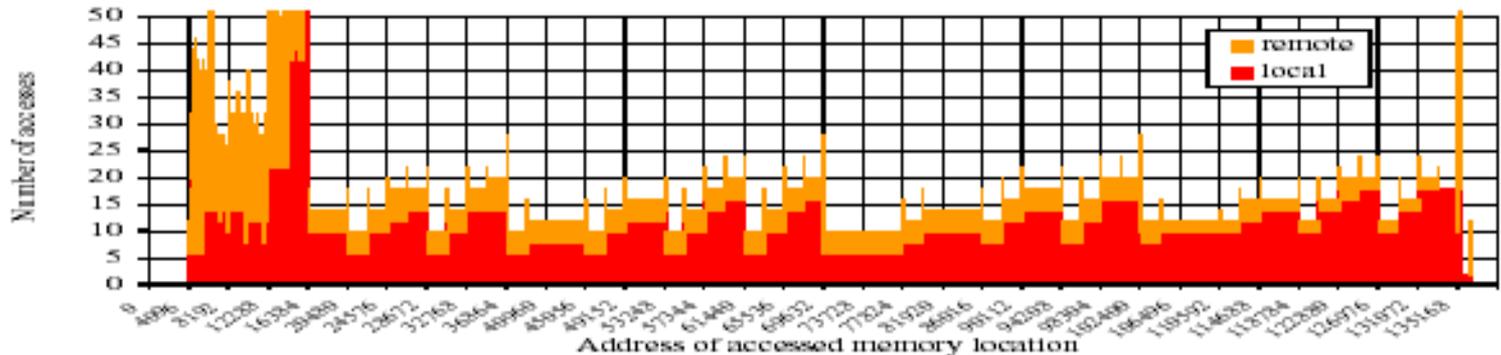
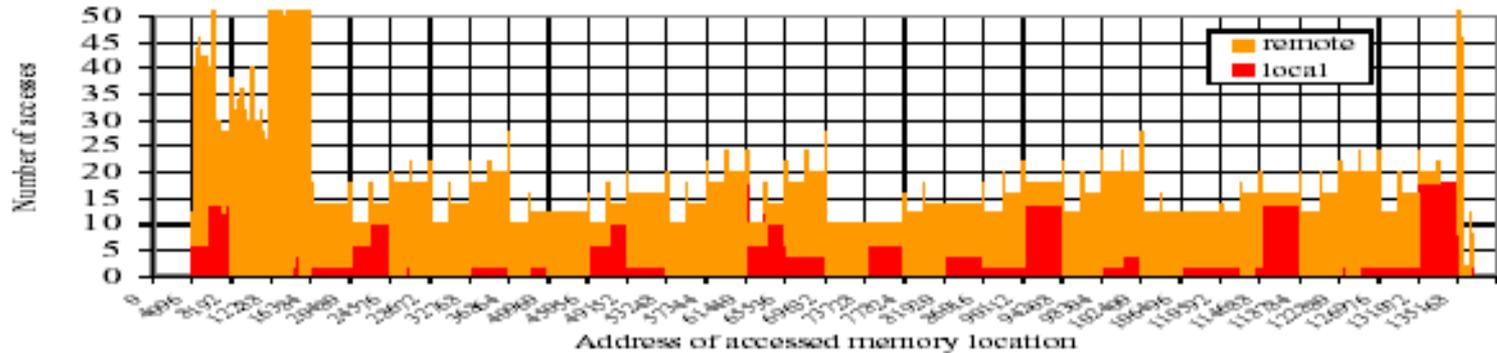
Data structure and location <2>

Data structures and their location

| variable name | type | location | address |
|---------------|----------|----------------------------|-----------|
| index | integer | node 1, page 0, offset 0 | 805314560 |
| lock_index | LOCKDEC | node 1, page 0, offset 4 | 805314564 |
| rank_lock | LOCKDEC | node 1, page 0, offset ... | 805314592 |
| section_lock | ALOCKDEC | node 1, page 0, offset ... | 805314620 |
| barrier_rank | BARDEC | node 1, page 0, offset ... | 805316412 |
| barrier_key | BARDEC | node 1, page 0, offset ... | 805316436 |
| final | integer | node 0, page 1, offset ... | 805316472 |
| starttime | integer | node 1, page 0, offset ... | 805316476 |
| rs | integer | node 0, page 1, offset ... | 805316480 |
| rf | integer | node 0, page 1, offset ... | 805316484 |
| ranktime | double * | node 2, page 513, offs... | 807417784 |
| sortime | double * | node 2, page 513, offs... | 807417816 |

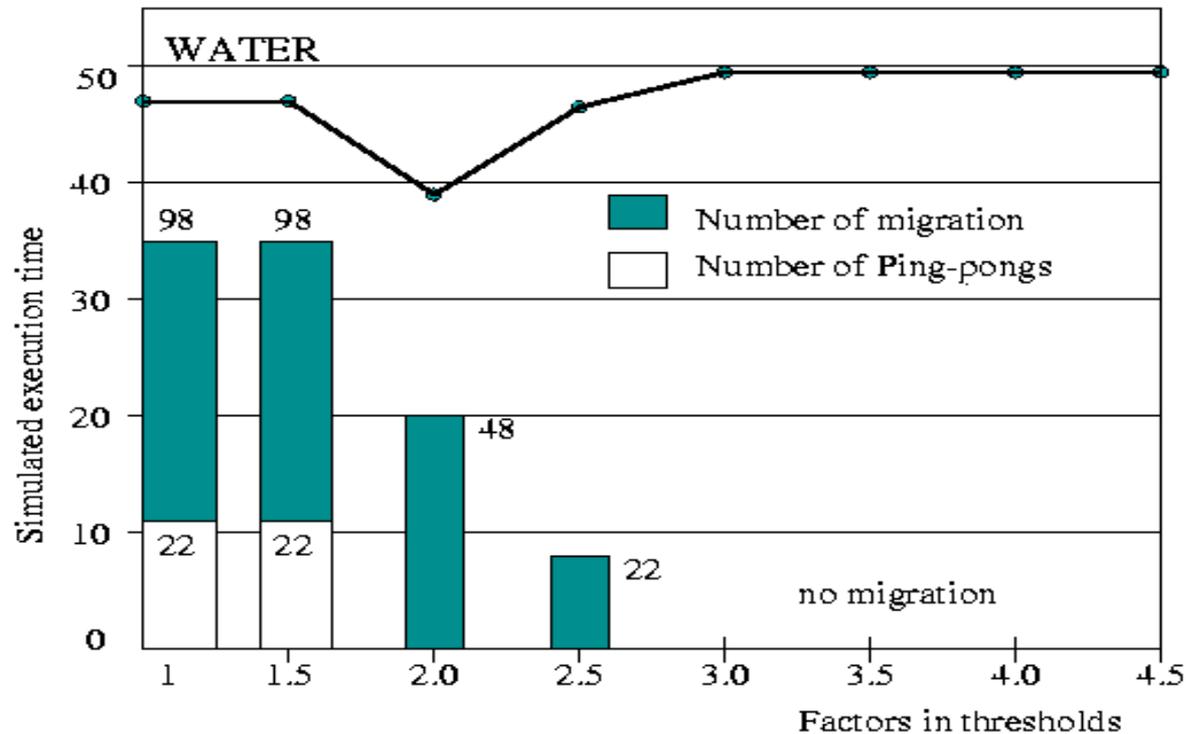
Beobachtung des Laufzeitverhaltens

- Fallstudie: CAPP Systemweite Monitoring Infrastruktur
- Beispiel LU Zerlegung: Verbesserung des Datenlokalität



Beobachtung des Laufzeitverhaltens

- Fallstudie: CAPP Systemweite Monitoring Infrastruktur
- Adaptive Optimierungskomponente:
 - Automatische Seitenmigration



Bewertung der Leistungsfähigkeit

Modelltheoretische Verfahren

- Unabhängig von der Existenz eines Rechners

■ Modellbildung

- Annahmen über die Struktur und Betrieb eines Rechners und über die Prozesse
- Darstellung der für die Analyse relevanten Merkmale des Systems:
 - Systemkomponenten
 - Datenverkehr zwischen den Systemkomponenten
- Abstrahierung komplexer Systeme
 - Nur die interessierenden Größen werden erfasst
- Ziel:
 - Aufdecken von Beziehungen zwischen Systemparametern
 - Ermitteln von Leistungsgrößen (Auslastung von Prozessoren und Kanälen, mittlere Antwortzeiten, Warteschlangenlängen, ...)

Bewertung der Leistungsfähigkeit

Modelltheoretische Verfahren

■ Analytische Methoden

- versuchen auf mathematischem Weg, Beziehungen zwischen relevanten Leistungskenngrößen und fundamentalen Systemparametern herzuleiten
- oft nur minimaler Aufwand, aber dafür weniger aussagekräftig

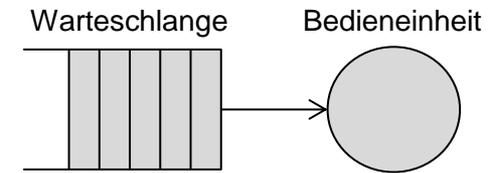
- Warteschlangenmodelle
 - Leistungsanalyse von Rechensystemen
- Petrinetze
 - theoretische Untersuchungen
- Diagnosegraphen
 - Zuverlässigkeitsanalysen
- Netzwerkflussmodelle
 - Kapazitätsüberlegungen

Bewertung der Leistungsfähigkeit

Modelltheoretische Verfahren

■ Analytische Methoden

■ Beispiel Warteschlangenmodelle



■ Gesetz von Little: $k = \lambda * t$ bzw. $Q = \lambda * w$

■ k : mittlere Anzahl der Aufträge

■ λ : Durchsatz (mittlere Anzahl von Aufträgen, die pro Zeiteinheit bedient werden)

■ t : Antwortzeit (Verweilzeit, Gesamtheit der Zeit, die ein Auftrag im Wartesystem verbringt)

■ Q : mittlere Warteschlangenlänge

■ w : Wartezeit (Zeit, die angibt, die ein System im Wartesystem verbringt)

■ Voraussetzung: statistisches Gleichgewicht:

■ Die Rate, mit der die Aufträge ankommen ist gleich der Rate, mit der die Aufträge abgehen

Bewertung der Leistungsfähigkeit

Modelltheoretische Verfahren

■ Simulation

- Steigende Komplexität der Computer Systeme aufgrund der steigenden Anzahl von Komponenten und wachsender Funktionalität
- Zentrales Werkzeug für den Rechnerarchitekt
 - Evaluation neuer Ideen
 - Exploration des Entwurfsraums
- Bezüglich Hardware-Prototypen und analytischen Modellen:
 - Kompromiss bezgl. Genauigkeit, Kosten, Flexibilität, Komplexität
- Quantifizierung einer Metrik bei der Ausführung einer Arbeitslast (Workload)
 - Rechenleistung, Leistungsaufnahme, Zuverlässigkeit
- Workload Characterization:
 - Verstehen der Gründe für das beobachtete Verhalten
 - Verstehen des Zusammenspiels zwischen der Arbeitslast und dem Zielsystem

Bewertung der Leistungsfähigkeit

Modelltheoretische Verfahren

■ Simulation

■ Simulatoren:

- Ein Simulator modelliert die wesentlichen Eigenschaften oder das Verhalten einer Zielmaschine
- Verschiedene Ebenen bezüglich der Details und der Genauigkeit

■ Benchmarks:

- Bewertung einer oder mehrerer Komponenten einer Zielmaschine
- Vergleich von verschiedenen Architekturen oder Architekturmerkmalen

■ Entwurf und Einsatz von Simulatoren:

- Kompromiss zwischen hoher Simulationsgenauigkeit, hoher Simulationsgeschwindigkeit, und niedrigen Entwicklungsaufwand

Bewertung der Leistungsfähigkeit

Modelltheoretische Verfahren

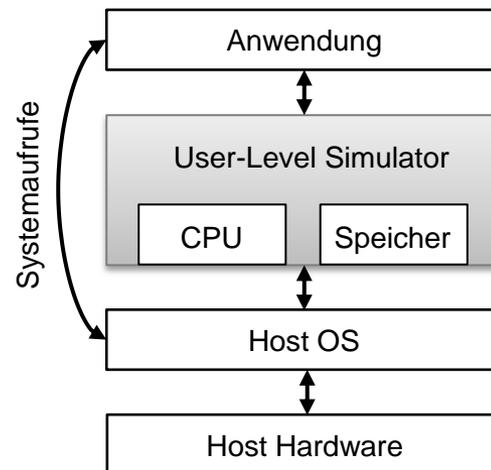
■ Simulatoren: Taxonomie

■ User-Level Simulatoren

- Simulation der Mikroarchitektur eines Prozessors
- Keine Berücksichtigung von Systemressourcen

■ Beispiele:

- SimpleScalar, Asim, MINT, RSIM: Rechenleistung (z. B. IPC)
- Wattch (als Erweiterung von SimpleScalar): Power



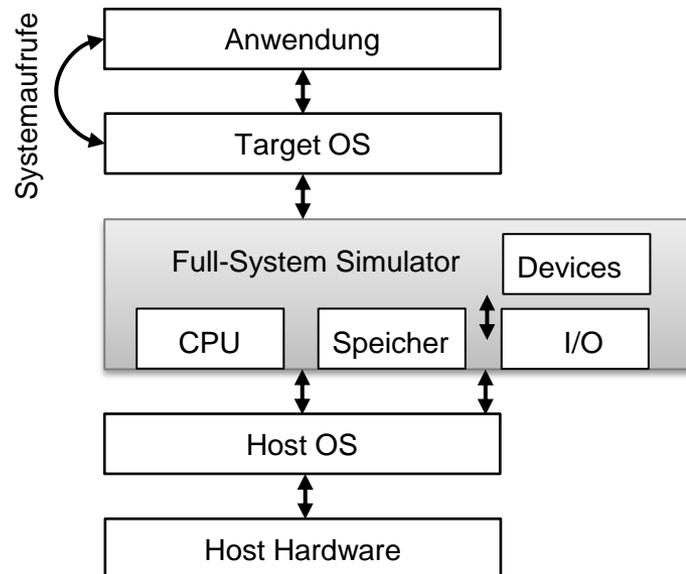
Bewertung der Leistungsfähigkeit

Modelltheoretische Verfahren

■ Simulatoren: Taxonomie

■ Full-System Simulatoren

- Modellieren ein vollständiges Computersystem, einschließlich CPU, I/O, Disk, Netzwerk
- Booten und Ausführung von Betriebssystemen
- Beobachten der Interaktion von Workload und System



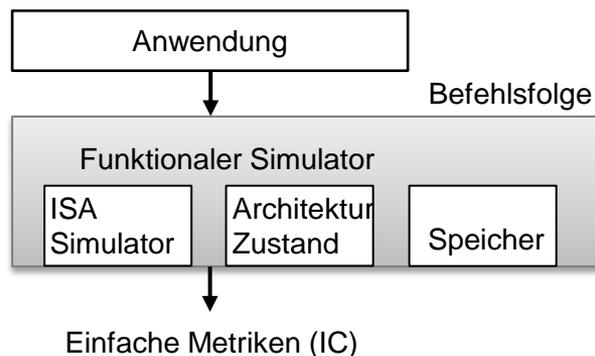
Bewertung der Leistungsfähigkeit

Modelltheoretische Verfahren

■ Simulatoren: Taxonomie

■ Funktionale Simulatoren (Functional Simulators)

- Modellierte nur die Funktionalität (ohne Berücksichtigung der Mikroarchitektur eines Prozessors)
- Emulation der Befehlsatzarchitektur
- Bildet oft den Ausgangspunkt einer komplexeren Simulationsumgebung

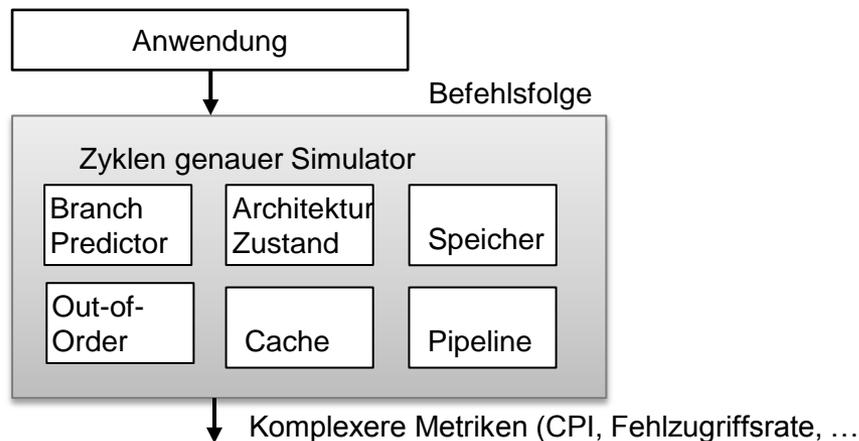


Bewertung der Leistungsfähigkeit

Modelltheoretische Verfahren

■ Simulatoren: Taxonomie

- Zyklen genaue Simulatoren (Cycle-accurate Simulators)
 - Erfassen die Details der Mikroarchitekturblöcke
 - Emulation der Funktionalität der Mikroarchitekturblöcke sowie des Zeitverhaltens
 - Mikroarchitekturblöcke sind parametrisierbar:
 - Beispiel Cache: Assoziativität, Cachezeilenlänge, Größe



Bewertung der Leistungsfähigkeit

Modelltheoretische Verfahren

■ **Simulatoren: Taxonomie**

- Ein Prozessorsimulator simuliert die Ausführung der Befehle eines Benchmarks auf einem Zielprozessor
- Wie erhält man die Befehle:
 - Spurgetriebene Simulatoren (trace-driven simulation)
 - Ausführungsgetriebene Simulatoren (execution driven simulation)

Bewertung der Leistungsfähigkeit

Modelltheoretische Verfahren

■ Simulatoren: Taxonomie

■ Trace-driven Simulation

- Ausführung des Benchmarks auf einem ISA-kompatiblen Prozessor, oder einem Simulator, aber nicht notwendigerweise auf dem selben Prozessor wie dem Zielprozessor
- Während der Ausführung des Benchmarks werden die ausgeführten Befehle auf eine Spurdatei (Trace) geschrieben bzw. protokolliert
- Nach der Aufzeichnung dient die Spurdatei als Eingabe für einen Zyklus genauen Simulator
- Jede Instruktion wird simuliert auf der Basis des Mikroarchitekturmodells

- Viele Varianten:
 - Beispiel: Speicherverhalten: nur Speicheroperationen werden aufgezeichnet

Bewertung der Leistungsfähigkeit

Modelltheoretische Verfahren

■ **Simulatoren: Taxonomie**

■ Execution-driven Simulation

- Die ausführbare Datei des Benchmark dient als Eingabe für den Simulator
- Simulator muss das Zeitverhalten sowie die Funktionalität genau reproduzieren

- Aufwendige Entwicklung
- Genauigkeit und Flexibilität besser als bei Spurgetriebenen Simulatoren